FAMILIAS LOGICAS DE CIRCUITOS INTEGRADOS

Una familia lógica es el conjunto de circuitos integrados (Cl's) los cuales pueden ser interconectados entre si sin ningún tipo de Interface o aditamento, es decir, una salida de un CI puede conectarse directamente a la entrada de otro CI de una misma familia. Se dice entonces que son compatibles.

Las familias pueden clasificarse en bipolares y MOS. podemos mencionar algunos ejemplos. Familias bipolares: RTL, DTL, TTL, ECL, HTL, IIL. Familias MOS: PMOS, NMOS, CMOS. Las tecnologías TTL (lógica transistor- transistor) y CMOS (metal oxido-semiconductor complementario) son los mas utilizadas en la fabricación de CI's SSI (baja escala de integración) y MSI (media escala de integración).

CARACTERÍSTICAS GENERALES

NIVELES LOGICOS

Para que un CI TTL opere adecuadamente, el fabricante especifica que una entrada baja varíe de 0 a 0.8V y una alta varíe de 2 a 5V. La región que esta comprendida entre 0.8 y 2V se le denomina región prohibida o de incertidumbre y cualquier entrada en este rango daría resultados impredecibles.

Los rangos de salidas esperados varían normalmente entre 0 y 0.4V para una salida baja y de 2.4 a 5V para una salida alta.

La diferencia entre los niveles de entrada y salida (2-2.4V y 0.8-0.4V) es proporcionarle al dispositivo inmunidad al ruido que se define como la insensibilidad del circuito digital a señales eléctricas no deseadas.

Para los CI CMOS una entrada alta puede variar de 0 a 3V y una alta de 7 a 10V (dependiendo del tipo de CI CMOS). Para las salidas los CI toman valores muy cercanos a los de VCC Y GND (Alrededor de los 0.05V de diferencia).

Este amplio margen entre los niveles de entrada y salida ofrece una inmunidad al ruido mucho mayor que la de los CI TTL.

VELOCIDAD DE OPERACIÓN

Cuando se presenta un cambio de estado en la entrada de un dispositivo digital, debido a su circuitería interna, este se demora un cierto tiempo antes de dar una respuesta a la salida. A este tiempo se le denomina retardo de propagación. Este retardo puede ser distinto en la transición de alto a bajo (H-L) y de bajo a alto (L-H).

La familia TTL se caracteriza por su alta velocidad (bajo retardo de propagación) mientras que la familia CMOS es de baja velocidad, sin embargo la subfamilia de CI CMOS HC de alta velocidad reduce considerablemente los retardos de propagación.

FAN-OUT O ABANICO DE SALIDA

Al interconectar dos dispositivos TTL (un excitador que proporciona la señal de entrada a una carga) fluye una corriente convencional entre ellos.

Cuando hay una salida baja en el excitador, este absorbe la corriente de la carga y cuando hay una salida alta en el excitador, la suministra. En este caso la corriente de absorción es mucho mayor a la corriente de suministro.

Estas corrientes determinan el fan-out que se puede definir como la cantidad de entradas que se pueden conectar a una sola salida, que para los Cl's TTL es de aproximadamente de 10. Los Cl's CMOS poseen corrientes de absorción y de suministro muy similares y su fan-out es mucho mas amplio que la de los Cl's TTL. Aproximadamente 50.

CIRCUITOS INTEGRADOS TTL

Esta familia utiliza elementos que son comparables a los transistores bipolares diodos y resistores discretos, y es probablemente la mas utilizada. A raíz de las mejoras que se han realizado a los CI TTL, se han creado subfamilias las cuales podemos clasificarlas en:

- 1. TTL estándar.
- 2. TTL de baja potencia (L).
- 3. TTL Schottky de baja potencia (LS).
- 4. TTL Schottky (S).
- 5. TTL Schottky avanzada de baja potencia (ALS).
- 6. TTL Schottky avanzada (AS).

Como sus características de voltaje son las mismas (La familia lógica TTL trabaja normalmente a +5V), analizaremos sus velocidades y consumo de potencia.

Velocidad aproximada	Subfamilia TTL	
1.5 ns	Schottky avanzada	
3 ns	Schottky	
4 ns	Schottky avanzada de baja potencia	
10 ns	Schottky de baja potencia	
10 ns	estándar	
33 ns	baja potencia	

Tabla 1: Velocidades de las distintas subfamilias TTL

Consumo de potencia por puerta	Subfamilia TTL	
1 mW	baja potencia	
1 mW	Schottky avanzada de baja potencia	
2 mW	Schottky de baja potencia	
7 mW	Schottky avanzada	
10 mW	estándar	
20 mW	Schottky	

Tabla 2: Consumo de potencia de las subfamilias TTL

Observemos que las subfamilias Schottky de baja potencia como la Schottky avanzada de baja potencia reúnen excelentes características de alta velocidad y bajo consumo de potencia.

Debido a su configuración interna, las salidas de los dispositivos TTL NO pueden conectarse entre si a menos que estas salidas sean de colector abierto o de tres estados.

CIRCUITOS INTEGRADOS CMOS

Estos Cl's se caracterizan por su extremadamente bajo consumo de potencia, ya que se fabrican a partir de transistores MOSFET los cuales por su alta impedancia de entrada su consumo de potencia es mínimo.

Estos Cl's se pueden clasificar en tres subfamilias:

Familia	Rango de tensión	Consumo potencia	Velocidad
estándar (4000)	3 – 15 V	10 mW	20 a 300 ns
serie 74C00	3 – 15 V	10 mW	20 a 300 ns
serie 74HC00	3 – 15 V	10 mW	8 a 12 ns

Tabla 3: Subfamilias CMOS

La serie 74HCT00 se utiliza para realizar interfaces entre TTL y la serie 74HC00.

DESCARGAS ELECTROSTÁTICAS

Los dispositivos CMOS son muy susceptibles al daño por descargas electrostáticas entre un par de pines.

Estos daños pueden prevenirse:

- 1. Almacenando los CI CMOS en espumas conductoras especiales.
- 2. Usando soldadores alimentados por batería o conectando a tierra las puntas de los soldadores alimentados por ac.
- 3. Desconectando la alimentación cuando se vayan a quitar CI CMOS o se cambien conexiones en un circuito.
- 4. Asegurando que las señales de entrada no excedan las tensiones de la fuente de alimentación.
- 5. Desconectando las señales de entrada antes de las de alimentación.
- 6. No dejar entradas en estado flotante, es decir, conectarlos a la fuente o a tierra según se requiera.

MARCAS EN UN CI

Dependiendo del fabricante, un CI puede presentar distintas demarcaciones en la parte superior del mismo, pero una marca común en un CI TTL es como la que se describe a continuación:

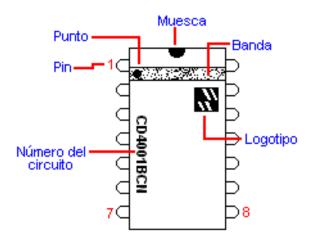


Figura 1: Marcas de un Cl

El pin o patilla 1 se identifica con un punto, muesca o banda coloreada en uno de los extremos

del CI. Siempre se sitúa a la izquierda colocando el integrado con el extremo demarcado hacia arriba. El logotipo o el pequeño dibujo que identifica al fabricante puede aparecer en cualquiera de los dos extremos y el numero de circuito aparece generalmente centrado junto al costado izquierdo.

Un ejemplo de numero de circuito de un CI TTL puede ser el <u>DM74ALS76N</u>. Veamos como se decodifica este numero:

DM: Las primeras letras identifican al fabricante (National Semiconductor)

74: Los dos primeros números indican la serie (serie 7400)

ALS: Estas letras indican la subfamilia TTL (Schottky avanzada de baja potencia)

76: Los números siguientes especifican la función (doble flip-flop JK)

N: El sufijo N indica que es un Cl encapsulado en doble linea

Para un CI CMOS las marcas son muy similares. Un ejemplo podría ser el MC74HC32N:

MC: Identifica al fabricante (Motorola)

74HC: Indica la subfamilia o serie del integrado (74HC00)

32: Especifica la función (4 puertas OR de dos entradas)

N: Este es el código de National Semiconductor para un CI DIP

INTERFACES ENTRE CITTLY CMOS

Ya que los requerimientos para estas dos familias son bastante diferentes, requieren para su interconexión la utilización de interfaces. A continuación hay algunos ejemplos de interfaces cuando los dispositivos trabajan con una misma fuente de voltaje y cuando trabajan con voltajes distintos. (gráficos de interfaces).

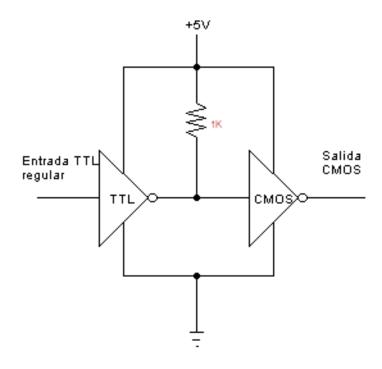


Figura 2: Interfaz estándar TTL a CMOS utilizando un resistor de "pull up"

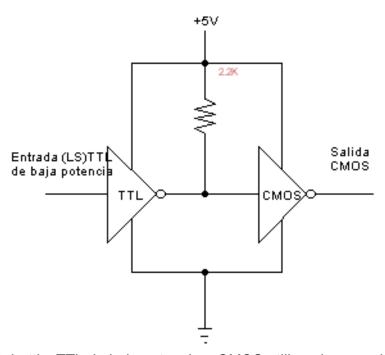


Figura 3: Interfaz Schottky TTL de baja potencia a CMOS utilizando un resistor de "pull up"

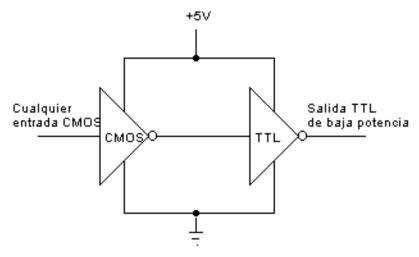


Figura 4: Interfaz CMOS a TTL Schottky de baja potencia

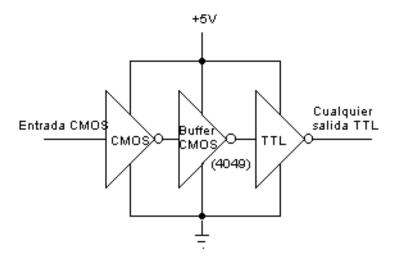


Figura 5: Interfaz CMOS a TTL estándar utilizando un buffer de CI CMOS

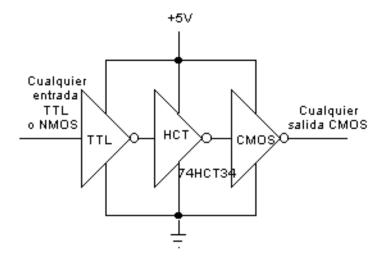


Figura 6: Interfaz TTL y CMOS usando un buffer de CI CMOS

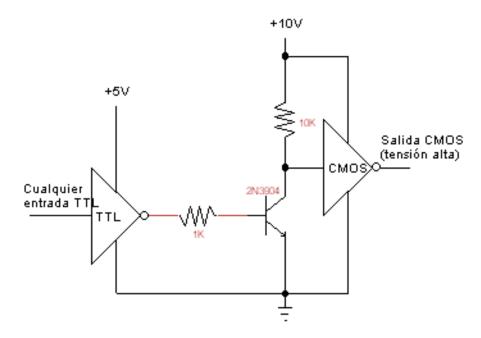


Figura 7: Interfaz TTL a CMOS utilizando un transistor

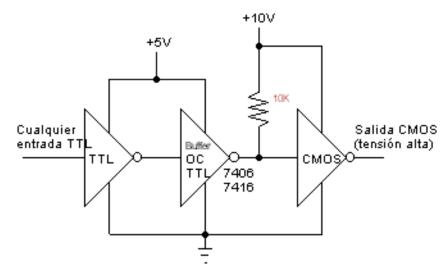


Figura 8: Interfaz TTL a CMOS utilizando un buffer TTL de colector abierto

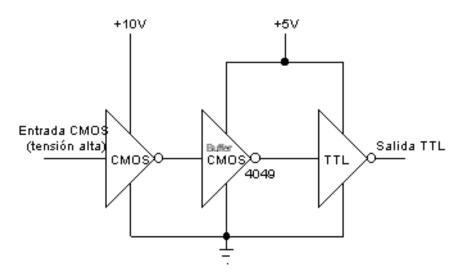


Figura 9: Interfaz CMOS a TTL utilizando un buffer de CI CMOS

Cuando las salidas de los Cl's se conectan a dispositivos distintos a puertas lógicas como por ejemplo a LED's indicadores, se pueden utilizar las interfaces siguientes:

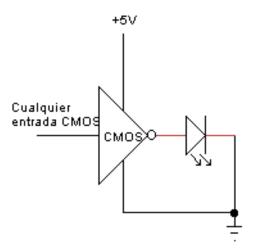


Figura 10: Interface CMOS a LED para voltaje de 5V. El led luce cuando hay salida ALTA

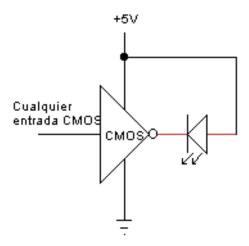


Figura 11: Interface CMOS a LED para voltaje de 5V. El led luce cuuando hay una selida BAJA

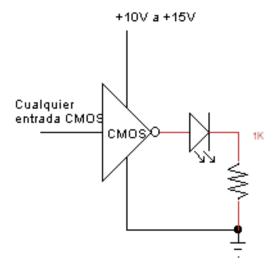


Figura 12: Interfaz CMOS a LED para un rango de tensión de 10 a 15V. El led luce cuando hay una salida ALTA

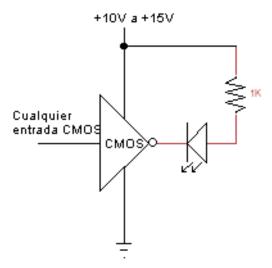


Figura 13: Interfaz CMOS a LED para un rango de tensión de 10 a 15V. El led luce cuando hay una salida BAJA

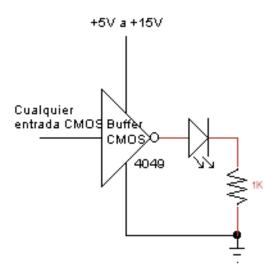


Figura 14: Interfaz buffer-inversor CMOS a LED para rango de tensión de 5V a 15V.

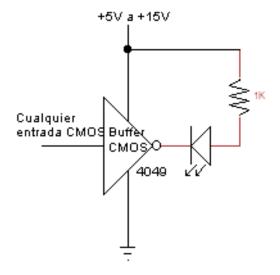


Figura 15: Interfaz buffer-no inversor CMOS a LED para un rango de tensión de 5V a 15V

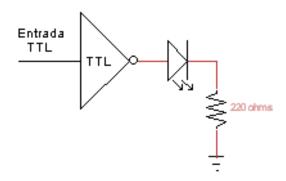


Figura 16: Interfaz TTL a LED el cual luce cuando la salida es ALTA

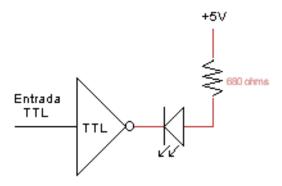


Figura 17: Interfaz TTL a LED el cual luce cuando la salida es BAJA

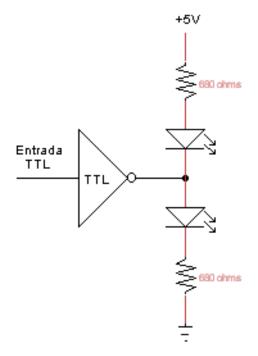


Figura 18: Interface TTL a LED con indicadores de salida ALTA y BAJA

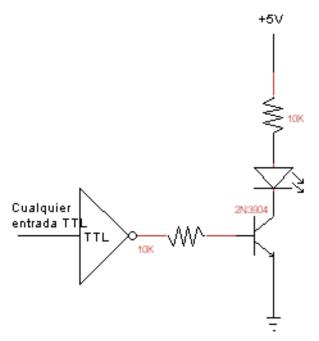


Figura 19: Interface TTL a LED utilizando un transistor

Generalmente, para introducir información a un circuito digital se utilizan los conmutadores o teclados. A continuación veremos los ejemplos clásicos de interfaces con conmutadores.

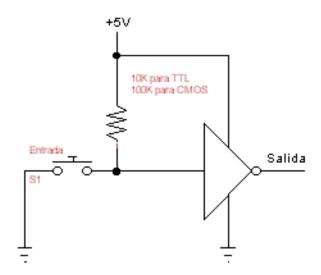


Figura 20: Interfaz de conmutador activo en BAJA

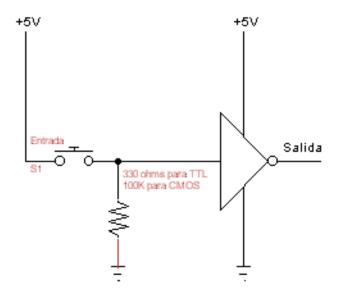


Figura 21: Interfaz de conmutador activo en ALTA

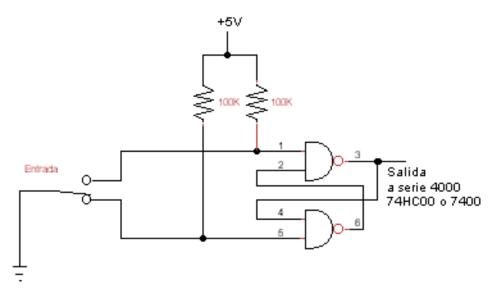


Figura 22: Circuito eliminador de rebote utilizando una compuerta NAND 74HC00 CMOS

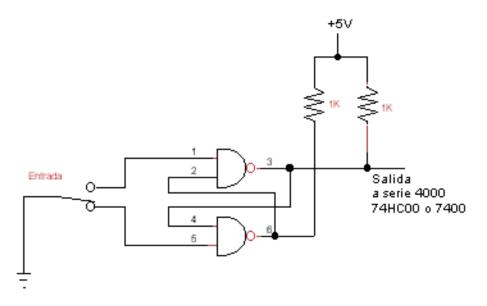


Figura 23: Circuito eliminador de rebote utilizando una compuerta 7403 TTL con colector abierto

Cuando un circuito digital debe activar dispositivos de salida (las cuales generalmente manejan una tensión mayor), se requiere el uso de las siguientes interfaces:

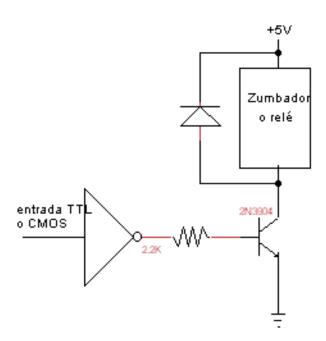


Figura 24: Interfaz con dispositivos de salida con inversor TTL o CMOS