ARITMÉTICA Y CIRCUITOS BINARIOS

Los circuitos binarios que pueden implementar las operaciones de la aritmética binaria (suma, resta, multiplicación, división) se realizan con circuitos lógicos combinacionales (puertas lógicas conectadas).

SUMA BINARIA

Figura 1: Suma binaria

La suma o adición binaria es análoga a la de los números decimales. La diferencia radica en que en los números binarios se produce un acarreo (carry) cuando la suma excede de uno mientras en decimal se produce un acarreo cuando la suma excede de nueve(9). Del gráfico de la figura 1 podemos sacar las siguientes conclusiones:

1. Los números o sumandos se suman en paralelo o en columnas, colocando un numero encima del otro. Todos los números bajo la misma columna tienen el mismo valor posicional.
2. El orden de ubicación de los números no importa (propiedad conmutativa).

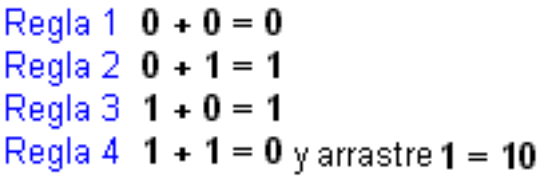

Figura 2: Reglas para la suma binaria

En la figura 2 se indican las reglas que rigen la suma binaria y en la figura 3 se muestra un circuito lógico llamado semisumador, que suma 2 bits (A y B) que genera un bit de suma y un bit de acarreo cuando este se produce. La operación de un semisumador como el anterior mostrado en la figura se puede sintetizar mediante las siguientes 2 operaciones

booleanas: Σ=A(xor)B (suma) Co=A·B (acarreo) Para realizar una suma binaria donde se tenga presente un carry de entrada se debe implementar un circuito que tenga presente esta nueva variante; como es el caso del sumador completo. El sumador completo tiene 3 entradas que se suman y son: A, B, y Cin (entrada de arrastre), y las salidas habituales Σ y Co (suma y salida de arrastre)

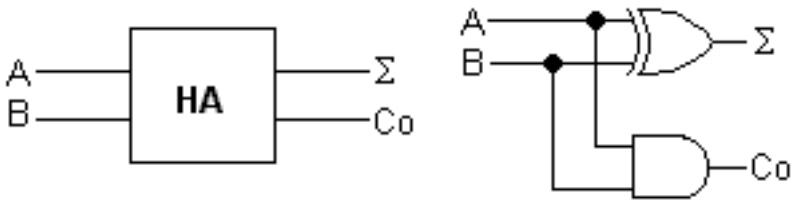

Figura 3: Semisumador

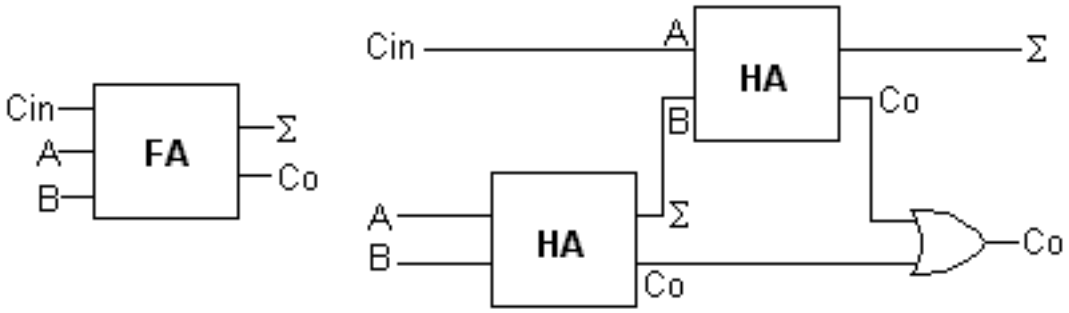

Figura 4: Sumador completo

RESTA BINARIA

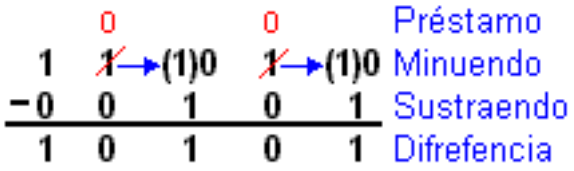

Figura 5: Resta binaria

La resta o sustracción de números binarios es similar a los números decimales. La diferencia radica en que, en binario, cuando el minuendo es menor que el sustraendo, se produce un préstamo o borrow de 2, mientras que en decimal se produce un préstamo de 10. Al igual que en la suma, el proceso de resta binaria, se inicia en la columna correspondiente a la de los dígitos menos significativos. En la figura 5 se indican las reglas que rigen la resta binaria y en la figura 6 se muestra un circuito lógico, llamado semirrestador (HS), que sustrae un B de un bit A y suministra un bit de diferencia (Di) y un bit de préstamo (Bo). La operación de un Semirrestador como el mostrado en la figura anterior se puede resumir mediante las 5 ecuaciones booleanas:
Di=A·B(neg)+A(neg)·B= A(xor)B (diferencia) Bi=A(neg).B (borrow) En la figura siguiente se muestra el proceso de resta de 2 números binarios de 5 bits. El objeto de esta operación es ilustrar el manejo de los préstamos y plantear la necesidad de un restador completo de 2 bits que tenga, como entradas, el minuendo, el sustraendo, y el préstamo anterior y ofrezca como salidas, la diferencia y el préstamo, si existe. En la figura 7 se muestra el diagrama de bloques, conexión en bloques utilizando semirrestadores y una puerta OR y el diagrama lógico de un restador completo.

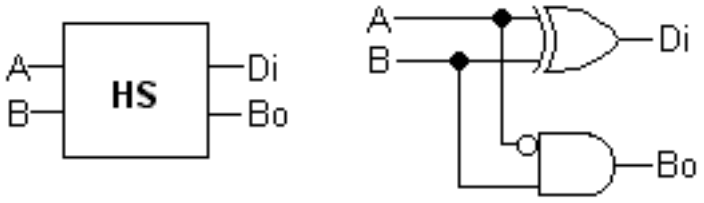

Figura 6: Semirrestador

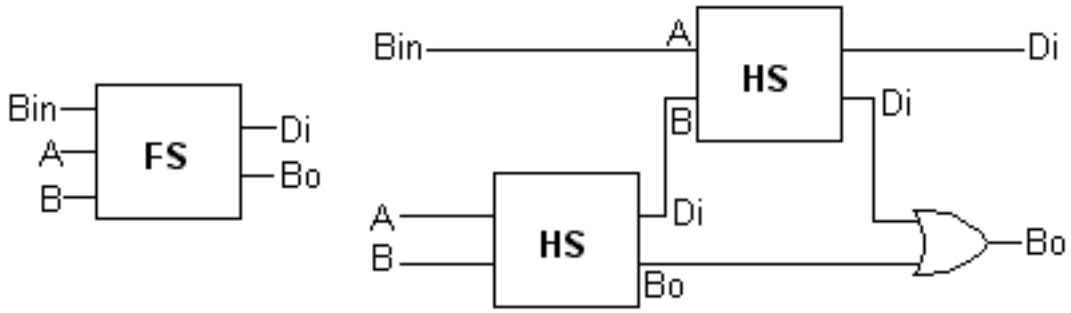

Figura 7: Restador completo ver figura pag 230 10.14

SUMADORES Y RESTADORES EN PARALELO

Los circuitos que realizan operaciones en paralelo son mas rápidos en sus respuestas, casi inmediatos para dar un resultado.

Para el caso de un sumador se toma el bit LSB de cada una de las palabras que vayan a

ser sumados y se llevan hacia las dos entradas de un semisumador (HA); donde la salida de suma puede mandarse a un visualizador el cual sería el LSB del resultado de la suma y la otra salida es la del CARRY OUT. Esta es llevada a un sumador completo (FA), el cual tiene presente 3 entradas que son : los dos bits consecutivos a los LSB de cada palabra binaria y un arrastre o acarreo de entrada que como mencionamos viene del semisumador (CARRY IN). De ahora en adelante en este ejercicio tomado como ejemplo (ver figura 9) las conexiones que se harán de la forma ya descrita (teniendo presente 3 entradas a sumar) con la única variante de que el CARRY IN ya no viene de un semisumador; sino de un sumador completo y, habrá igual numero de sumadores completos como bits menos 1 tengan las palabras binarias a sumar, debido a que el primer dispositivo a sumar es un semisumador. El CARRY OUT del ultimo sumador debe mandarse a un visualizador "en este caso" para tener presente el ultimo arrastre que se pueda generar.

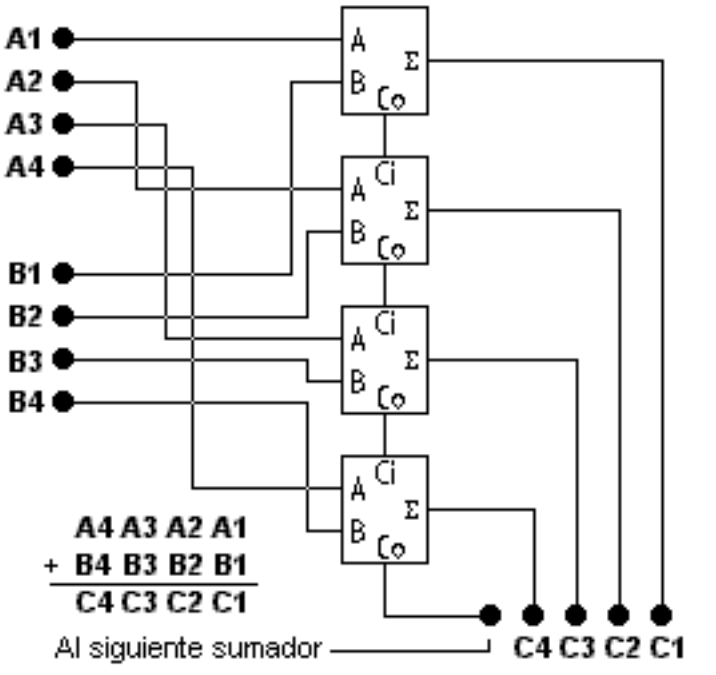

Figura 8: Sumador paralelo

Si aun te preguntas donde esta la conexión en paralelo regresa a la figura anterior y observa que los bits que son sumados (en HA y/o FA) son aquellos que tiene el mismo peso o valor por posición en cada uno de las palabras binarias. RESTADORES
La columna del 1 de la figura que se muestra al final utiliza un semirrestador (HS). Las columnas del 8,4 y 2 utilizan restadores completos (FS). Cada una de las salidas Di de los restadores esta conectada a un indicador de salida para mostrar la diferencia. Las lineas de

préstamo conectan la salida Bo de un restador a la entrada Bin del siguiente bit mas significativo. Las lineas de prestamos siguen las pista de los muchos prestamos de la resta binaria. Este tipo de restador da una respuesta casi inmediata.

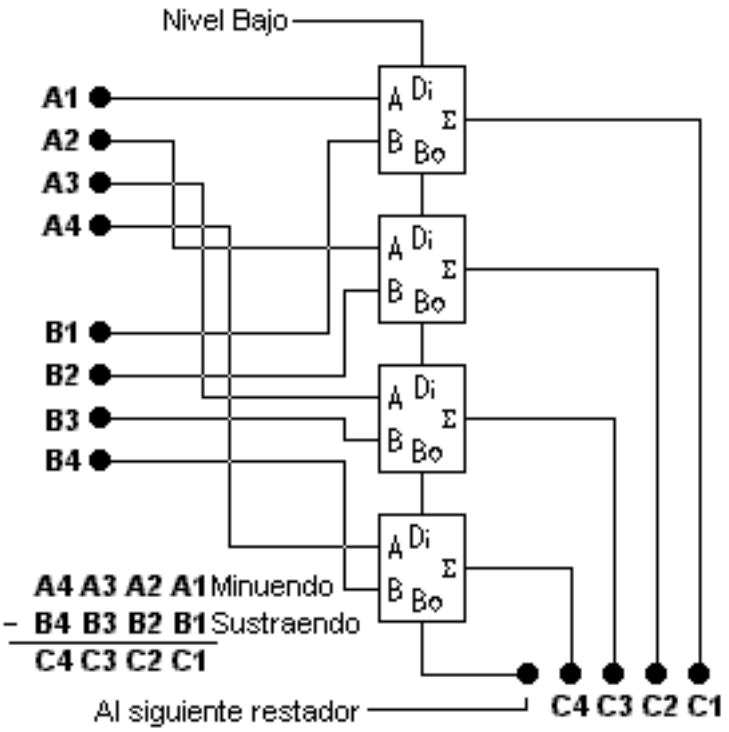

Figura 9: Restador paralelo

CIRCUITOS PRÁCTICOS

Estos circuitos no son mas que una estandarización de la circuitería empleada para el caso de los sumadores completos (FS) que el FA trabaja como HA.

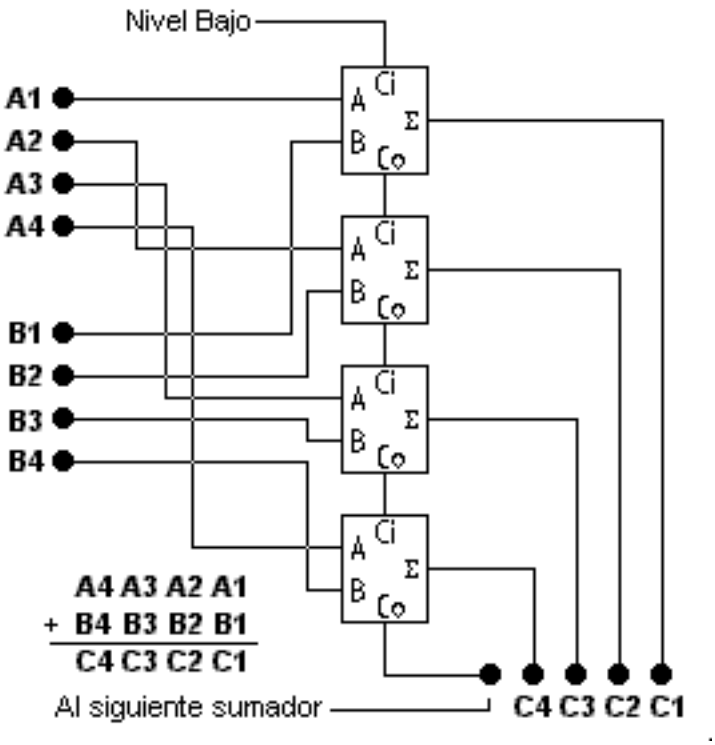

Figura 10: Sumador paralelo práctico

SUMADORES PARA LA RESTA

En una resta binaria están involucradas tres variables bien definidas: Minuendo, Sustraendo y Diferencia. Según la ley de la resta, estos parámetros se relacionan así:

```
Minuendo - Sustraendo = Diferencia
```

La resta de dos números se puede expresar también como la suma del minuendo mas el negativo del sustraendo, es decir:

```
Minuendo + (-Sustraendo) = Diferencia
```

Por ejemplo, la resta de 10 menos 5 se puede expresar como:

```
10 + (-5) = 5
```

Aplicando esta definición, es posible implementar la resta sumando el negativo del sustraendo al minuendo. Surge entonces una nueva forma en que podemos realizar la resta binaria, la cual se rige por las siguientes reglas:

1. Cambiar el sustraendo a su forma en complemento a 2.

2. Sumar el minuendo al sustraendo en complemento a 2.
3. No considerar el «overflow» (rebose). Se descarta el MSB, y los bits restantes indican la diferencia binaria.

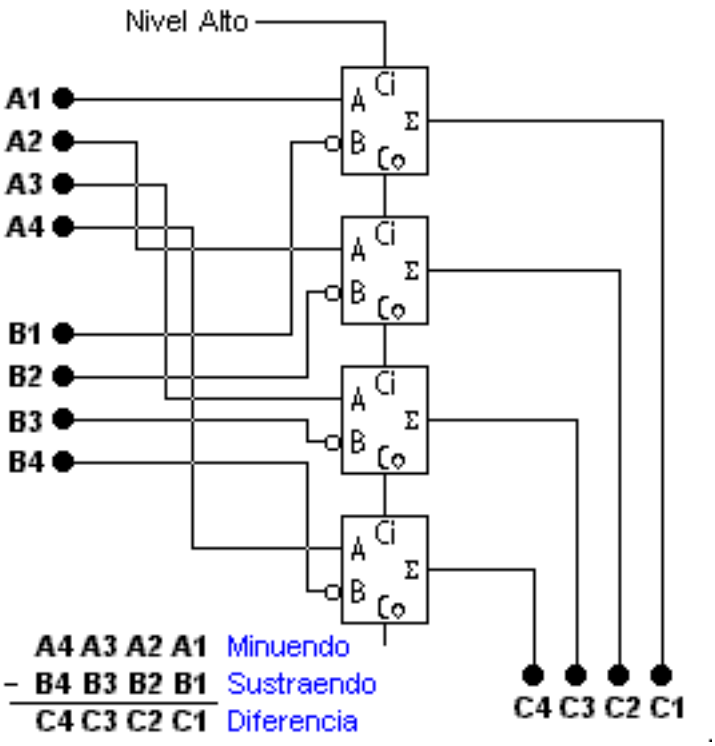

Figura 11: Restador de 4 bits utilizando sumadores completos

La razón por la cual el circuito anterior funciona como restador , se debe a que los cuatro inversores convierten el sustraendo binario a su complemento a 1 (cada 1 es cambiado a 0 y cada 0 a 1). El nivel alto de la entrada Cin en el FA del 1 es lo mismo que sumar +1 al sustraendo. El minuendo y el sustraendo en complemento a 2 se suman. El terminal Co del ultimo FA se descarta (overflow).

SUMADORES/RESTADORES

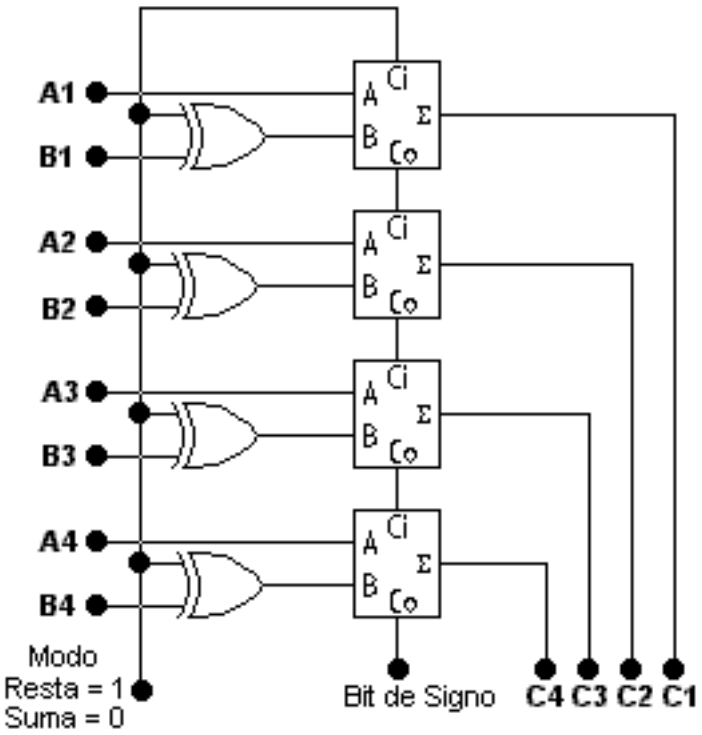

Figura 12: Sumador/restador de 4 bits

Si observamos los dos últimos gráficos podemos apreciar que estos circuitos son muy parecidos por lo que nos queda fácil implementar un circuito que realice las dos operaciones tratadas (suma y resta). El circuito Sumador/Restador mostrado en la figura 12 tiene una entrada adicional denominada MODO DE CONTROL. Si esta entrada está en un nivel bajo (0 lógico), las cuatro puertas XOR no tienen efecto en el dato de las entradas B (el dato pasa a través de las puertas XOR y no es invertido). La entrada Cin del primer FA es mantenido en un nivel BAJO, lo cual hace que este primer FA trabaje como semisumador. Cuando la entrada de Modo de Control esta en un nivel alto (1 lógico), las cuatro XOR actúan como inversores. Se invierte el sustraendo (entradas B). La entrada Cin del primer FA esta en un nivel ALTO, lo que es lo mismo que sumar +1 al sustraendo en complemento a 1. La diferencia (resultado) se puede apreciar en los visualizadores.