

3

Familias lógicas

Introducción

Como respuesta a la pregunta “¿dónde están las puertas?” te diremos que integradas en unos dispositivos fabricados con semiconductores que seguramente habrás visto cuando destapas un aparato electrónico; se llaman chips y tienen el aspecto de una cucaracha con muchas patitas. Y con las prácticas que te proponemos tendrás la oportunidad de manejarlos. Los verás identificados también como circuitos integrados.

Los circuitos integrados digitales están constituidos internamente por múltiples componentes: resistencias, diodos, transistores, etc. Las “familias lógicas” se caracterizan según los elementos utilizados en su fabricación .

Contenido

- 3.3. Familia TTL: Lógica transistor-transistor
 - 3.3.1. Características de transistor bipolar
 - 3.3.2. DTL lógica diodo-transistor
 - 3.3.3. TTL lógica transistor-transistor
- 3.4. Familia CMOS: Lógica con transistores MOS complementarios
 - 3.4.1. Característica del transistor unipolar
 - 3.4.2. Elaboración de puertas lógicas mediante CMOS

Objetivos

Al completar este capítulo:

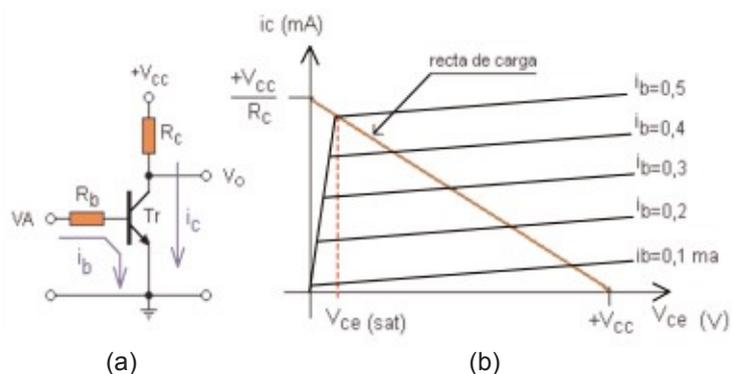
- u Serás capaz de diferenciar las familias lógicas por sus parámetros característicos.
- u Conocerás las subfamilias más utilizadas.
- u Diferenciarás claramente los dispositivos CMOS y TTL.
- u Conocerás en las prácticas los encapsulados y características de funcionamiento de circuitos integrados TTL y CMOS.
- u Comprobarás experimentalmente el comportamiento de diversos circuitos integrados montando circuitos prácticos como una alarma por el tacto, un temporizador, un comprobador de baterías y otros.

3.3 Familia TTL: Lógica transistor-transistor

3.3.1 Características de transistor bipolar

El transistor bipolar es el formado por tres capas de material semiconductor. Ese material semiconductor puede ser tipo p y tipo n. Cuando se juntan ambas capas constituyen un diodo. Y si agregamos una capa más tenemos un transistor. El transistor podrá ser npn o pnp. Ambos son útiles para implementar puertas lógicas y nosotros utilizaremos el npn para nuestro cometido.

En la siguiente figura podrás observar la simbología de un transistor tipo npn (T) al cual se le han conectado dos resistencias que nos permiten “polarizar” el transistor a fin de obtener los resultados previstos; es decir, conseguir dos estados bien diferenciados que representen los niveles lógicos 1 y 0.



Transistor polarizado + gráfica Ic _ Vce

Junto al esquema eléctrico hay una gráfica que parece un tanto compleja, pero verás, a poco de analizarla, que no sólo no es compleja sino que además nos hará ver muy claramente el comportamiento de nuestro amigo... “el transistor”.

El transistor ha sido creado, básicamente, como dispositivo amplificador, a tal punto que la corriente Ic que entra por el colector (c) y sale por el emisor (e) hacia masa guarda la siguiente relación respecto a la corriente Ib que entra por la base (b) y sale por el emisor hacia masa:

$$I_c = \beta \times I_b \quad \text{donde } \beta \text{ es el factor de amplificación (valor típico = 100)}$$

Pongamos valores prácticos al circuito del transistor. Por ejemplo: +Vcc = 5 V y Rc = 100 Ω.

Vamos a suponer que conectamos la base del transistor a una fuente variable a través de una resistencia limitadora Rb = 10 kΩ.

Para comprender la gráfica vamos a calcular los siguientes parámetros que colocaremos en una tabla resumen:

$$I_b = V_A / R_b$$

$$I_c = \beta \times I_b$$

$$V_0 = V_{cc} - I_c \times R_c$$

VA (v)	Ib (ma)	Ic (ma)	V0 (v)
0,0	0,00	0	5,0
0,5	0,05	5	4,5
1,0	0,10	10	4,0
1,5	0,15	15	3,5
2,0	0,20	20	3,0
2,5	0,25	25	2,5

Valores teóricos para el circuito de la figura (a) anterior.

VA (v)	Ib (ma)	Ic (ma)	V0 (v)
3,0	0,30	30	2,0
3,5	0,35	35	1,5
4,0	0,40	40	1,0
4,5	0,45	45	0,5
5,0	0,50	50	0,0

Valores teóricos para el circuito de la figura (a) anterior.

Lo que hemos conseguido en la tabla es ni más ni menos que algunos puntos de la recta que corta a ambas coordenadas. Las curvas que aparecen en la gráfica corresponden a valores de corriente de base y responden a condiciones reales, por lo cual vemos que nunca llegaremos a tener una tensión nula entre colector y emisor (o sea V0). Volveremos sobre esta cuestión cuándo veamos los márgenes de tensión que determinan cuándo un nivel lógico es 0 o 1.

Para acabar esta cuestión diremos que el transistor está en “corte” cuando la tensión aplicada a su base es 0 V y en “saturación” cuando aplicamos Vcc.

En la tabla siguiente analizamos la conclusión a la que llegamos después de la experiencia que acabamos de realizar. En la parte de la derecha de la tabla utilizamos la notación 0 y 1, según el nivel de tensión correspondiente.

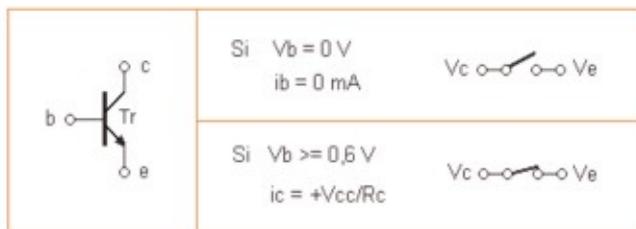
VA	V0	entrada	salida
0V	5V	0	1
5V	0V	1	0

Tabla de Verdad del circuito mostrado en la figura (a) anterior.

A esta altura ya te habrás dado cuenta de que el circuito analizado es la puerta NOT, ¿verdad?

A fin de contar con una forma sencilla de analizar los circuitos que conforman las distintas familias lógicas, vamos a simplificar el funcionamiento del transistor asociándolo a un interruptor.

Veamos:

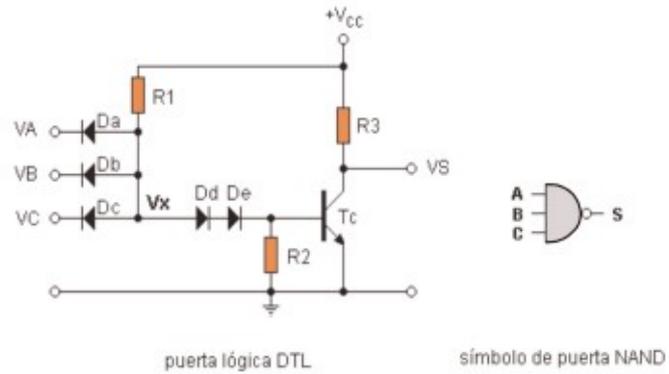


El transistor en corte (interruptor abierto) y en saturación (interruptor cerrado)

3.3.2 DTL lógica diodo-transistor

En la figura siguiente te presentamos una puerta NAND implementada con lógica DTL. Como ya sabes, un diodo se comporta como un interruptor cerrado si está directamente polarizado y como uno abierto si lo está inversamente.

Vamos a analizar el funcionamiento de esta puerta para que entiendas cómo trabaja el transistor bipolar.



Puerta NAND con DTL y su símbolo lógico

Análisis del circuito:

- Cuando el voltaje aplicado en VA, VB o VC sea 0 V (nivel 0), el diodo correspondiente estará directamente polarizado puesto que el ánodo está conectado a +Vcc a través de la resistencia R1 y el cátodo estará a masa. Entonces actuará como un interruptor cerrado.
- Cuando el voltaje aplicado sea de +5 V (nivel 1), el diodo en cuestión, en principio, no estaría ni directa ni inversamente polarizado ya que tendrá aplicada en sus dos extremos (ánodo y cátodo) la misma tensión. Pero ya hemos visto que debemos superar una tensión de aproximadamente 0,6 V para que el diodo conduzca corriente.
- Cuando en el punto X tengamos una tensión de masa (cuando alguna de las tensiones de entrada esté a nivel 0), el transistor T estará cortado, y cuando tengamos una tensión suficiente alta, T estará saturado.
- Cuando todas las entradas están a nivel 1 (+5 V), todos los diodos están cortados, por lo que la base de T estará recibiendo corriente suministrada por la fuente a través de R1 y los diodos Dd y De que estarán directamente polarizados. R1 está dimensionada de forma que la corriente recibida por T es suficiente para saturarlo.

Con estas herramientas podrás verificar si en la tabla que tienes más abajo no hemos “metido la pata”... Tú tienes la palabra.

Va	Vb	Vc	Da	Db	Dc	Vx	T	V0	ABC	S
0V	0V	0V	cerrado	cerrado	cerrado	0,6V	abierto	+5V	000	1
0V	0V	+5V	cerrado	cerrado	abierto	0,6V	abierto	+5V	001	1
0V	+5V	0V	cerrado	abierto	cerrado	0,6V	abierto	+5V	010	1
0V	+5V	+5V	cerrado	abierto	abierto	0,6V	abierto	+5V	011	1
+5V	0V	0V	abierto	cerrado	cerrado	0,6V	abierto	+5V	100	1
+5V	0V	+5V	abierto	cerrado	abierto	0,6V	abierto	+5V	101	1
+5V	+5V	0V	abierto	abierto	cerrado	0,6V	abierto	+5V	110	1
+5V	+5V	+5V	abierto	abierto	abierto	> 1,8V	cerrado	0,6V	111	0

Tabla para verificar el correcto funcionamiento del circuito anterior

3.3.3 TTL lógica transistor-transistor

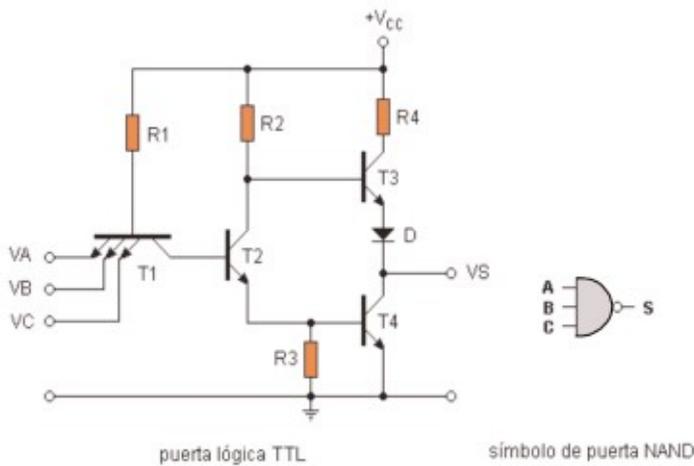
Sub-familias	Designación (*)
Estándar	74 ---
Baja potencia	74 L ---
Alta velocidad	74 H ---
Schottky	74 S ---
Schottky baja potencia	74 LS ---
Schottky avanzada	74 AS ---
Schottky avanzada y baja potencia	74 ALS ---
Rápida	74 F ---

Subfamilias de la familia TTL

De todos los circuitos disponibles en TTL, nos centraremos en el análisis de la típica compuerta Nand con salida “totem-pole”.

3.3.3.1 TTL con salida totem-pole

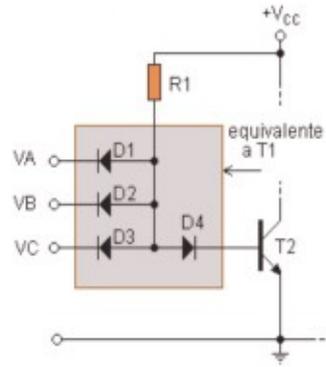
En la figura siguiente podrás ver el circuito lógico tipo TTL con los valores típicos de resistencia que corresponde a una NAND de tres entradas y presenta algunas diferencias respecto al tipo DTL analizado anteriormente. La configuración de T3 y T4 es la que ha inspirado el nombre de “totem-pole” por la analogía con esos postes que los pieles rojas del oeste americano usaban para sus rituales. Allí solían atar a los prisioneros condenados a morir y que, en el último segundo, eran salvados por el héroe de turno.



Circuito lógico NAND implementado con TTL y su símbolo lógico

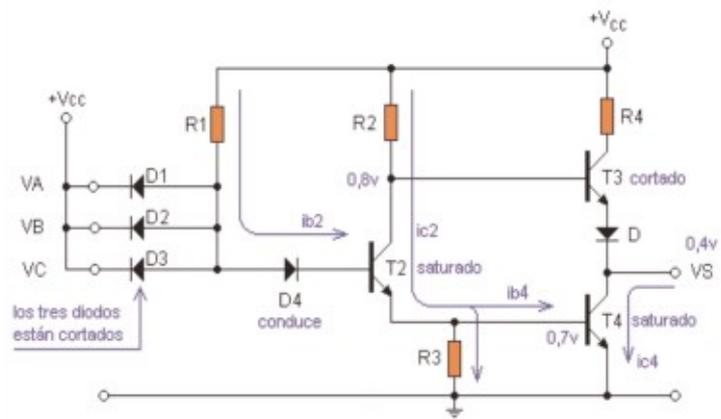
Veamos la misión de los elementos que definen a esta familia:

- El transistor T1 tiene la particularidad de tener múltiples emisores. Cada uno de ellos equivale a un diodo tal como se usaba en el DTL. Y, además, entre base y colector tenemos un diodo equivalente que cumple la función de Dd de la puerta DTL vista anteriormente. A continuación te mostramos el circuito equivalente de T1 para aclarar lo que acabamos de describir.
- El transistor T2 viene a suministrar la corriente de saturación de T4.
- Tenemos un transistor T3 que se encarga de suministrar la corriente de salida de la puerta cuando el nivel de salida es 1.

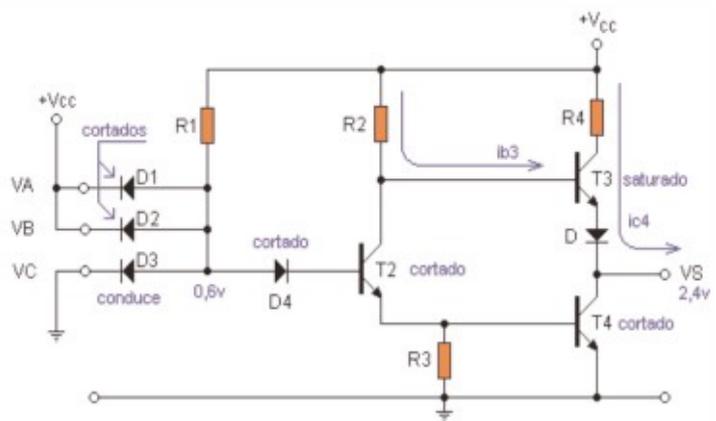


Circuito equivalente al transistor T1

En las siguientes figuras podemos ver el comportamiento del circuito en el caso de que todas las entradas estan a 1 logico (+5 V) y cuando alguna entrada esta a nivel 0 (masa).



Funcionamiento de la puerta NAND cuando todas las entradas estan a nivel alto



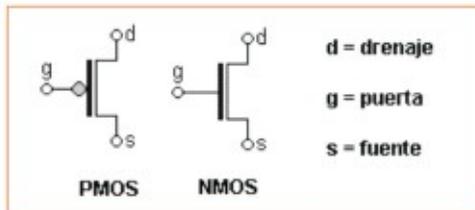
Funcionamiento de la puerta NAND cuando alguna o algunas entradas estan a nivel bajo

3.4 Familia CMOS: Lógica con transistores complementarios

3.4.1. Característica del transistor unipolar

Con posterioridad a la aparición de los transistores bipolares se desarrollaron los unipolares, conocidos también como transistores tipo MOS (Metal-Oxido-Semiconductor). En función de las cargas que se mueven disponemos de transistores tipo NMOS y de transistores PMOS.

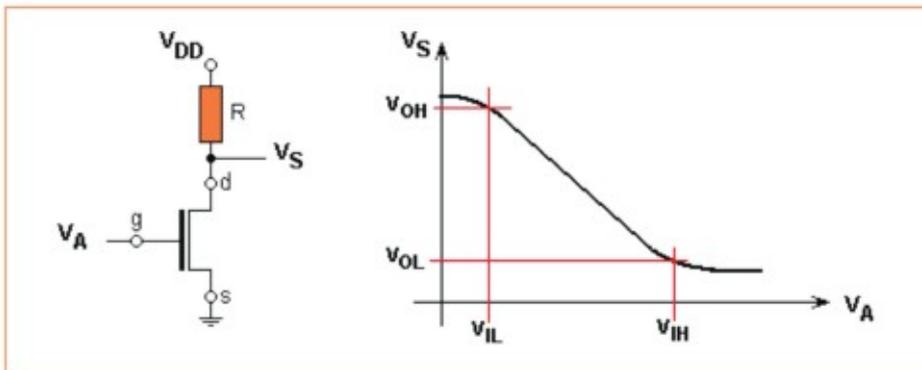
En la siguiente figura podrás ver el símbolo de ambos.



Quando el funcionamiento se basa en el movimiento de cargas negativas el transistor se denomina NMOS y cuando son las cargas positivas las que se mueven, el transistor será de tipo PMOS. De ahí lo de su denominación unipolar...

Al igual que los transistores bipolares podemos controlar el flujo de corriente entre D y S aplicando las oportunas tensiones en la puerta G.

Veamos, por ejemplo, cómo podríamos implementar una puerta inversora mediante un transistor NMOS.



Si analizas la gráfica $V_S = f(V_A)$ podrás deducir que la salida V_A se mantiene muy próximo al valor de tensión de fuente V_{DD} (nivel lógico 1) cuando en la entrada aplicamos una tensión V_A por debajo de V_{IL} (próximo a la tensión de masa, o sea al nivel lógico 0).

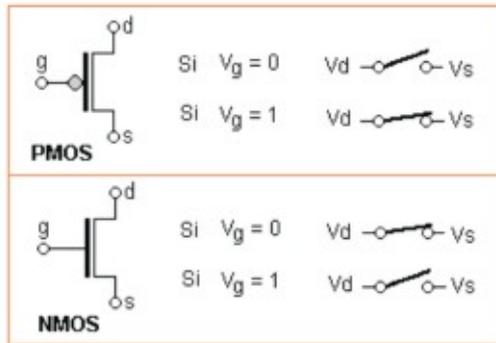
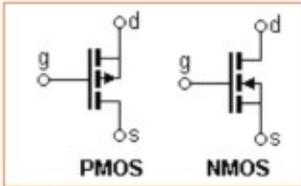
Por el contrario, cuando apliquemos una tensión V_A que supere el valor V_{IH} (muy próximo al valor de fuente V_{DD} , o sea al nivel lógico 1) a la salida tendremos una tensión V_S muy próxima a la tensión de masa, o sea al nivel lógico 0.

De modo que podremos afirmar que:

$$V_S = \bar{V}_A$$

A continuación te mostramos la equivalencia del transistor MOS con un interruptor en función del nivel lógico aplicado a su puerta G (para ambos tipos de transistores).

Debemos ser honestos contigo... en realidad estamos usando una simplificación del símbolo de los transistores MOS. Su símbolo detallado es:

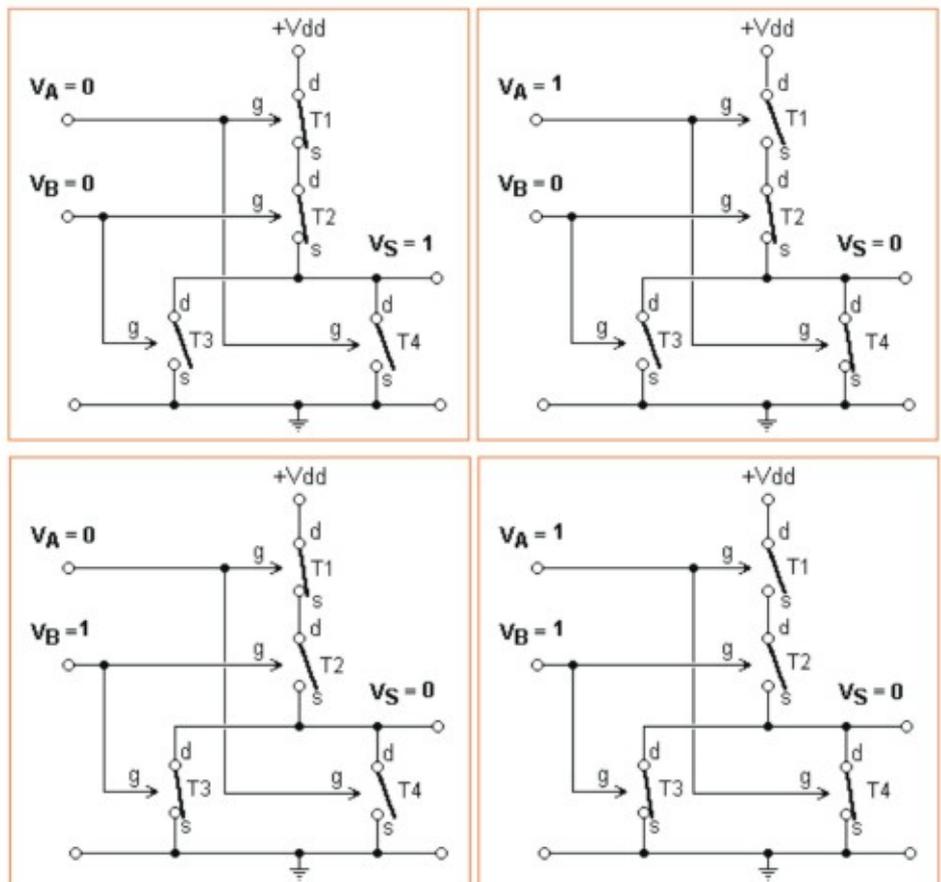


3.4.2. Elaboración de puertas lógicas mediante CMOS

Cuando en una puerta utilizamos un transistor tipo NMOS emparejado con uno PMOS decimos que usamos transistores CMOS para indicar que son complementarios.

Te proponemos analizar juntos el funcionamiento de la puerta NOR que se muestra en la Figura 3.5 del libro.

A continuación podrás ver como queda dicho circuito cuando reemplazamos cada transistor por un interruptor abierto o cerrado según sean los niveles lógicos de entrada.



Estado de los transistores CMOS según el nivel lógico de las entradas.